

=====

**hinweise:**

(beziehen sich jeweils **nur** auf die direkt davor stehende seitenangabe)

-----

- f** es ist hier besonders sinnvoll, auch die nächsten 1/2 seiten anzuschauen
- ff** der begriff zieht sich über mehrere seiten
- (>def<)** die vorige seitenangabe enthält eine definition des begriffs
- (>übs<)** die vorige seitenangabe enthält eine übersicht zu diesem und ähnlichen begriffen
- (>zus<)** die vorige seitenangabe enthält eine zusammenfassung dieses begriffs
- =====

**A**

abbildungsvorschrift 7-19  
absorption 4-23  
abtastung, konzept der~ 6-26  
addierer 9-38  
adress-latch 9-10  
adressraum 3-22  
adressrechenwerk neumann 3-9  
aiken-code 2-13  
akkumulator neumann 3-8  
algebra EXOR 4-54  
algebra SÄTZE 4-22  
ALU neumann 3-8  
analyse der homogenen leitung 8-34  
AND-array 9-29  
AND-ebene 9-31  
AND-NOR-NOR realisierung 7-40  
AND-OR-AND realisierung 7-39  
ansteuertabelle 7-26 f / 7-33 (>def<)  
antifuse 6-38  
antifuse aufbau 9-36  
antivalenz 4-35  
äquivalenz 4-35  
arbitrierung neumann 3-35  
array-basiert 9-24 ff  
array-multiplikation 9-54  
assoziativ 4-23  
asynchroner reset 6-21  
asynchroner zähler 9-17  
asynchrones schaltwerk 6-28  
ausgabefunktion 7-16 f  
ausgabevariable 7-16 f  
ausgangskennlinienfelder 8-11 ff  
ausgangs-verzögerungszeit 6-22  
automat 7-1 ff  
automat schema 7-17 ff  
automaten-graph 7-21 f / 7-26 f  
automaten-tafel 7-21 f  
axiome huntington 4-12

**B**

basisfunktionen 4-27  
basis-systeme 4-37  
baumstruktur 9-6  
bcd to gray code konvertierung 4-21  
bcd-code 2-13  
befehlscode neumann 3-21  
befehlsformat neumann 3-4  
befehlsregister neumann 3-23  
belegungsblock 5-21  
bibliotheken 4-38  
binärer entscheidungsgraph 5-3  
binärrate 9-18  
binärraten-multiplizierer 9-18 ff  
binärsystem 2-4  
binary decision diagram 5-3  
binary rate multiplier 9-18 ff  
bistabile kippschaltung 6-5  
bitleitung 6-35  
bitleitungspaar 9-9  
bitlice 9-56  
block 5-14  
boole'sche algebra 4-2 / 4-10  
boole'sche SÄTZE 4-22  
booth-algorithmus 9-55  
bottom-up methode neumann 3-11 f  
busse neumann 3-34 ff  
bypass-adder 9-43 f

**C**

cache speicher 9-62  
carry-bypass-adder 9-42 f  
carry-kette 9-39 f  
carry-lookahead-adder 9-46  
carry-problem 9-38  
carry-select-adder 9-45  
clock skew 6-24 f  
clock skew automat 7-10  
cluskey, quine mc~ 5-23 ff  
CMOS 4-39 / 8-8  
CMOS-inverter 4-39  
codes 2-13  
codierung, mögl. anzahl der~ 7-49  
codon 1-10  
complementary CMOS 4-39 / 8-8  
controller 9-59  
coprozessoren 9-61  
counter 9-12  
custom 9-24

**D**

data-setup-time 6-23  
datenpfad 9-56 f  
datenverarbeitung 9-61  
de morgan, satz von~ 4-24

dekodier 9-7  
 delay time 6-22  
 demultiplexer 6-32 / 9-7  
 dezimalsystem 2-11  
 D-FF 6-16(>übs<) / 6-29  
 D-FF tabellen 7-28  
 di/dt noise 8-28  
 diffusionsgleichung 8-36  
 digitale signalprozessoren 9-60  
 diminished radix complement 2-22  
 discharge 9-18  
 disjunktion (OR) 4-16  
 disjunktive normalform 5-15 f  
 disjunktive normalform 4-27 / 5-22  
 diskreter automat 7-19(>def<) / 7-44  
 diskretes schaltwerk 7-44  
 distributiv 4-23  
 division dual 2-50  
 division, non-/restoring~ 2-56  
 D-latch 6-16 (>übs<)  
 DMF 5-15 f  
 DNF 4-27 / 5-22  
 dominierende spalten/zeilen 5-26  
 dominierte spalten/zeilen 5-26  
 DRAM 6-4 / 6-31  
 drei-adress-befehl 9-64 f  
 DSP 9-60  
 dualitäts-prinzip 4-11  
 dualsystem 2-4  
 dualzähler 9-20  
 dualzähler, synchroner~ 9-14  
 durchrutschen 6-13  
 dynamic random access memory 6-4 / 6-31  
 dynamische verlustleistung 8-7  
 dynamischer eingang 6-18  
 dynamischer speicher 6-4 / 6-31 / 6-37(>def<)

## E

e/a-werk neumann 3-6  
 EEPROM 6-39  
 effiziente algorithmen 5-36  
 einfache modellierung 8-24  
 eingebevektor 7-16 f  
 eins-block 5-14  
 einschrittiger code 2-16  
 eins-komplement 2-22  
 eins-stelle 5-12  
 electrically erasable PROM 6-39  
 elektromagn. verträglichkeit 8-40  
 embedded controller 9-59  
 EMV 8-40  
 energiebilanz umladung 8-7  
 entier 7-49  
 entscheidungsgraph 5-3  
 entscheidungsorientiert 7-36  
 entwicklungssatz der schaltalgebra 4-26  
 entwurf integrierter schaltungen 4-55  
 entwurfprozess synchr. schaltwerk 7-9  
 EPROM 6-39

erasable PROM 6-39  
 essential terms 5-16  
 evaluate 9-11 / 9-41  
 excess-3-code 2-12 f  
 exklusiv-oder 4-47 / 4-52 ff  
 EXOR 4-47 / 4-52 ff  
 expansionssatz, shannon'scher~ 4-26  
 = entwicklungssatz !!!

## F

fall-time 8-21 f  
 fertigungsstreuung 8-20  
 FF 6-16 (>übs<)  
 field programmable gate array 9-24 / 9-33 ff  
 first-in last-out 3-47  
 flagge 2-20  
 flankensteilheit 6-24  
 flex 8000 9-34  
 fließband-verfahren 9-48  
 flipflop übersicht 6-16 f  
 flipflops in automaten 7-27 ff  
 flipflops-anzahl 7-49  
 floating gate 5-39  
 floating point operations per second 9-61  
 FLOPS 9-61  
 flüchtiger speicher 6-37  
 folgezustand 7-19  
 FPGA 9-24 / 9-33 ff  
 freistellen 5-15  
 full-custom 9-32  
 fuse 6-38

## G

gajski, y-diagramm nach~ 7-46  
 gatter 4-39  
 gatter-laufzeit 8-19  
 gatter-verzögerungszeit 8-19  
 generieren, übertrag~ 9-40  
 gewicht /-ung 5-24  
 gleitkomma-darstellung 2-41 ff  
 gray-code 2-16

## H

heuristische methode 5-36  
 hexadezimalsystem 2-10  
 high to low transition 8-21 f  
 high-level 2-7  
 hilfsregister neumann 3-23  
 hierarchie der strukturen/funktionen 7-42 f  
 hold time 6-22 / 6-24  
 homogene leitung 8-34  
 huntington'sche axiome 4-12

## I

idempotenz 4-22  
identität 4-22  
implementierung 9-25  
implikation 4-35  
impulstechnik 8-1 ff  
impulsverzögerung 8-33  
informationstheorie 1-3  
input hold time 6-22  
input setup time 6-22  
input/output 9-34  
involution 4-22  
IOE 9-34  
irredundante auswahl 5-27 / 5-35(>def<)

## J

JK-FF 6-16 (>übs<)  
JK-FF tabellen 7-29  
johnson-zähler 9-13

## K

kanonische ausdrücke/formen 4-27  
kantenorientiert 7-36  
kapazitives lastmodell 8-40  
kardinalität 4-3  
karnaugh-veitch-symmetrie-verfahren 5-9 ff  
kartesisches produkt 4-9  
keramiksubstrat 8-41  
kernimplikant 5-6  
kernimplikat 5-6  
kernterme 5-16 / 5-6  
kippschaltung, bistabile~ 6-5 / 6-10  
klasse D, A, AB verstärker 9-18  
KMF 5-15 f  
KNF 4-27 / 5-22  
kommutativ 4-23  
komplement 2-19 2-22  
komplementär-symmetrische schaltungen 4-40  
komplexgatter 4-42  
kondensator 8-42 ff  
konjunktion (AND) 4-16  
konjunktive minimalform 5-15 f  
konjunktive normalform 4-27 / 5-22  
konsens 4-23  
kontrollpfad 9-56  
konzept der abtastung 6-26  
kostenminimal mcluskey 5-26  
kreuzprodukt 4-9  
kuhn, y-diagramm nach~ 7-46  
KVS 5-9 ff  
KVS beispiel 5-18 ff

## L

LAB 9-34  
LAB 9-34  
lastfall 8-2  
latch 6-5 / 6-19  
latenzzeit 9-51  
laudonische komplexität 9-46  
laufzeit, gatter~ 8-19  
laufzeit-verkürzung 9-41  
LE (logic element) 9-34 f  
leitungsgleichung 8-36  
leitwerk neumann 3-6 / 3-9 / 3-23  
lipp (person) 5-9  
logarithmische stufentiefe 9-47  
logic array block 9-34  
logic element 9-35 f  
logikentwurf 6-28 / 9-56  
logikpegel 6-7  
lookahead-adder 9-46  
look-up-table 9-28 / 9-36  
low to high transition 8-21 f  
low-level 2-7

## M

mächtigkeit einer menge 4-3  
macrozelle 9-24  
manchester-carry-kette 9-41  
mantisse 2-42  
mapping, technology~ 5-6  
master-slave-flipflop 6-13 f / 6-29  
maxterm 4-27  
mcluskey, quine~ 5-23 ff  
mealy-automat 7-20 / 7-23  
medvedev-automat 7-18 / 7-20 f  
mengen 4-3  
mengenalgebra 4-10  
mengenoperationen 4-6  
metastabilität 6-7  
michalski-verfahren 5-36 f  
million instructions per second 9-61  
minimale stellenzahl 7-51  
minimierung der ansteuerfunktion 7-39  
minimierung der ausgangsfunktion 7-39  
minimierungsverfahren schaltnetze 5-1 ff  
minterm 4-27  
MIPS 9-61  
mittelwertfilter, passives~ 9-18  
mittlere schaltrate 8-7  
möbius-zähler 9-13  
modellierung des schaltverhaltens 8-23 f  
moore'sches gesetz 9-62  
moore-automat 7-20 / 7-22  
morgan, satz von de~ 4-24  
MOS / relais vergleich 8-10  
MOS-transistor 8-8 / 8-17 (>übs<)  
multiplexer 6-9 / 6-32 / 9-4  
multiplikation dual 2-31  
multiplikationsverfahren 9-52  
multiplikatorwort 9-22

## N

nachricht 1-3  
negative logik 3-32  
neumann-rechner 3-1 ff  
neuner-komplement 2-22  
n-kanal transistor 4-43 / 8-17 (>übs<)  
noise margins 2-8  
noise, di/dt~ 8-28  
non von neumannmaschine 9-60  
non-restoring division 2-56  
non-volatile memory 6-38  
normalformen 4-27  
normierung eines operanden 2-52 / 2-56  
n-stufige systeme 4-41  
null-block 5-14  
null-stelle 5-12

## O

OBDD 5-4  
oktalsystem 2-10  
one-hot 7-51  
OR-array 9-30  
OR-ebene 9-31  
output delay time 6-22

## P

parallel ladbarer zähler 9-15  
paritätsbit 4-48  
partialprodukte 9-52 f  
passives mittelwertfilter 9-18  
path delay analysis 8-26  
patrick-verfahren >> petrick  
PDN 4-39  
pegelumsetzer 8-9  
petrick-verfahren 5-36 f  
pfadlaufzeit 8-26  
phi-funktion 6-23  
pipeline probleme 9-51  
pipelining 9-48 ff  
p-kanal transistor 4-43 / 8-17 (>übs<)  
PLA 9-24 / 9-27 f  
polyadische zahlendarstellung 2-2  
POS 4-28 / 4-30 / 5-22  
potenzmenge 4-5  
power-on-reset 7-19  
power-on-reset neumann 3-25  
precharge 9-11 / 9-41  
primblock allgemein 5-21  
primeins-block 5-15  
primimplikant 5-22 / 5-16 / 5-6  
primimplikat 5-22 / 5-16 / 5-6  
primnull-block 5-15  
primterme 5-6  
problem, carry~ 9-38  
problem, überdeckungs~ 5-34 / 5-36

product of sums 4-28 / 4-30 / 5-22  
produktterm 9-29  
programmable logic array 9-24 / 9-27 f  
programmable read only memory 6-38  
programmierbare bausteine 9-24  
programmierbare logikbauelem. 9-24 f / 9-32  
programm-steuerbefehle neumann 3-18  
programmzeiger neumann 3-23  
PROM 6-38  
propagate-transistor 9-42  
propagation delay 8-21 f / 9-44  
propagieren, übertrag~ 9-40  
prozessoren 9-59  
pulldown-netz 4-39  
pullup-netz 4-39  
PUN 4-39

## Q

quine-mccluskey 5-23 ff  
quintupel 7-17

## R

radix 2-2  
radix complement 2-23 / 2-25 f  
radix-4 kodierung 9-55  
radix-komplement 2-25  
RAM gesamtaufbau 9-8  
rate, binäre~ 9-18 ff  
read only memory 6-38  
rechenregeln dual 2-28  
rechenwerk automat 7-4  
rechenwerk neumann 3-6  
reduced instructions set computer 9-64  
reduktion eines graphen 5-4  
redundanz 6-9  
reflexion 8-37 f  
register 6-31(>def<)  
register-aufbau 6-11  
relais / MOS vergleich 8-10  
reset 6-20  
restoring division 2-56  
ripple-kette 9-39  
RISC 9-64  
rise-time 8-21 f  
ROBDD 5-4  
ROM 6-38  
RS-FF 6-16(>übs<) / 6-29  
RS-FF tabellen 7-27  
RS-latch 6-5 / 6-10 / 6-16(>übs<)  
rückkopplungs-schleife 7-7

## S

SAMOS 9-36  
sample & hold 7-12 f

schaltalgebra 4-1 ff / 4-10  
 schaltalgebra EXOR 4-54  
 schaltalgebra SÄTZE 4-22  
 schaltnetz (>def<) 5-2  
 schaltnetz-entwurf 4-38 / 5-3  
 schaltwerk 5-2 / 7-2(>def<)  
 schaltwerk-entwurf 7-47  
 schiebeoperationen 9-56  
 schiebe-register 6-14  
 schreib/lese-speicher 6-31  
 schwellspeicherung 8-20  
 scientific notation 2-41  
 select-adder 9-45  
 semi-custom 9-24  
 sequentielle multiplikation 9-53  
 serieller ein/ausgang 6-12  
 set 6-20  
 setup time 6-22  
 shannon, claudes 4-2  
 shannon'scher expansionsatz 4-26  
 = entwicklungssatz !!!  
 signallaufzeit (bzgl. welle) 8-35  
 signalprozessoren 9-60  
 signal-regeneration 6-37  
 signal-toleranz-problematik 2-6  
 signal-zustands-gesteuert 6-16 f  
 simulation strom/spannung 8-31 f  
 slave, master~ flipflop 6-13 f / 6-29  
 slew rate control 9-33  
 small scale integration-bauelemente 7-30  
 SOP 4-28 / 4-30 / 5-22  
 spannungshub 8-20  
 sparc II 9-67  
 speicherbauelemente 6-1 ff  
 speicherblock 6-32  
 speicherdekoder 9-10  
 speicherwerk neumann 3-7 / 3-22  
 speicherzelle 6-32  
 sprünge neumann 3-45  
 SRAM 6-4 / 6-31  
 SRAM struktur 9-9  
 SR-flipflop 6-17  
 stack neumann 3-47  
 stacked gate avalanche injection MOS 9-36  
 standardlösungen der digitaltechnik 9-1 ff  
 stapelspeicher 3-47  
 start-codons 1-9  
 static random access memory 6-4 / 6-31 / 9-8  
 static timing analysis 8-26  
 statische pfadlaufzeit-analyse 8-26  
 statischer eingang 6-18  
 statischer speicher 6-4 / 6-31 / 6-37(>def<)  
 statisches RAM 9-8 / 6-4 / 6-31  
 stern, getrennter~ 5-38  
 steuerleitungen übersicht neumann 3-43 f  
 steuertafel neumann 3-48 ff / 3-54 ff  
 steuerung/verfahren neumann 3-35  
 steuerwerk automat 7-4  
 stibitz-code 2-13  
 stop-codons 1-9  
 stör-abstand 2-8  
 stör-abstrahlung 8-28

stromstoß 8-27  
 stückzahl 9-26  
 stufige systeme, zwei~ 4-41  
 subroutinen neumann 3-46  
 subsystem 7-2  
 subtrahierer 9-38  
 sum of products 4-28 / 4-30 / 5-22  
 symmetrie-diagramm 5-10  
 synchroner zähler 9-14  
 synchrones schaltwerk 6-27 / 7-5 f / 7-8(>zus<)

## T

taktflanke 6-28  
 takt-flanken-gesteuert 6-16 f / 6-29  
 takt-gesteuert 6-16 f  
 taktperiode 6-28  
 taktversatz 6-24 f  
 taktversatz beim automat 7-10  
 takt-zustand-gesteuert 6-10 / 6-16 f / 6-29  
 technology mapping 4-55 / 5-6  
 teile und herrsche! 7-9  
 tem-wellen 8-40  
 ternäre codierung 2-9  
 $T_{fall}$  8-21 f  
 T-FF 6-16 (>übs<)  
 T-FF tabellen 7-31  
 $T_h$  6-22 / 6-24  
 $T_{HL}$  8-21 f  
 $T_{LH}$  8-21 f  
 $T_{META}$  6-7 f  
 $T_{od}$  6-22  
 toggle-flipflop 7-31  
 toleranz bei signalen 2-6  
 tooling 9-32  
 top-down methode neumann 3-12  
 $T_{PHL}$  8-21 f  
 $T_{PLH}$  8-21 f  
 transfercharakteristik 3-6  
 transfer-charakteristik 6-6  
 transfer-gates 6-9  
 transistor - relais vergleich 8-10  
 transistor, MOS~ 8-8 / 8-17 (>übs<)  
 transistor-transistor-logik 7-30  
 transition L to H~, H to L~ 8-21 f  
 transmission 4-42 f  
 transportbefehle neumann 3-17  
 treiber 8-27  
 treiberfähigkeit 8-20  
 $T_{rise}$  8-21 f  
 $T_{su}$  6-22  
 TTL 7-30

## U

überdeckungsproblem 5-34 / 5-36  
 übergangsfunktion 7-16 f

übergangstabelle 7-26 f / 7-33 (>def<)  
überschwingen 8-40  
übertragskette 9-39  
ultra sparc II 9-67  
umlade-zyklus 8-7 / 8-27  
UND-NOR-NOR realisierung 7-40  
UND-ODER-UND realisierung 7-39  
UND-UND-NICHT realisierung 4-45  
unterprogramme neumann 3-45 f  
uv-licht 6-39

## V

veitch (person) 5-9  
verfahren, lösg. d. überdeckungs-probl. 5-36 f  
verifikation 4-55  
verkürzung der laufzeit 9-41  
verzögerung, impuls~ 8-33  
verzögerungszeit, gatter~ 8-19  
volatile memory 6-37  
volladdierer 9-38  
volladdierer-gatter 4-48 f  
vollständige verbindung neumann 3-33  
vollständigkeit der überdeckung 5-34

## W

wortleitung 6-35  
wellenlänge 8-35  
wellenwiderstand 8-37  
wallace-tree 9-55  
wahrheitstabelle 4-19  
wertdiskrete digitaltechnik 7-12

## Y

y-diagramm 7-46

## Z

zahlenring 2-27  
zähler 9-12  
zähler, asynchroner~ 9-17  
zähler, parallel ladbarer~ 9-15  
zehner-komplement 2-23  
zeiten 6-26 (>übs<)  
zeitverhalten flipflop 6-22  
zeitverhalten synchr. schaltwerke 7-24 f  
zerstören, übertrag~ 9-40  
zuordner 7-45  
zustands-codierung 7-49  
zustands-reduktion 7-47 f  
zustands-variable 7-16 f  
zwei-komplement 2-19  
zwei-schalter-prinzip 8-8